



Technische Informatik I im WS 2004/2005

## 4. Übungsblatt

Abgabetermin: 18. November 2004, bis 17:00 Uhr

Dr.-Ing. Tamim Asfour

Haid-und-Neu-Str. 7  
2. OG., Raum 313.1  
D-76131 Karlsruhe

Telefon: +49-721-608-7379  
Fax: +49-721-608-8270  
Email: asfour@ira.uka.de  
<http://i61www.ira.uka.de/users/asfour/TI>

### Aufgabe 1

(4 Punkte)

Geben Sie die folgenden Schaltfunktionen sowohl in  $\text{NAND}_k$ - als auch in  $\text{NOR}_k$ -Form an.

1.  $y = c \wedge (a \not\leftrightarrow b) \wedge \bar{d}$
2.  $y = (c \leftrightarrow b) \bar{\wedge} a$
3.  $y = (a \vee \bar{b} \wedge (b \vee \bar{c})) \wedge (\bar{a} \vee \bar{c})$
4.  $y = \bar{b} \bar{a} \vee c b a \vee e d c$

### Aufgabe 2

(4 Punkte)

1. Gegeben sei die Schaltfunktion  $g_1(c, b, a)$ :

$$g_1(c, b, a) = ((\bar{c} \vee \bar{b}) \wedge (\bar{b} \vee \bar{a})) \vee (c \wedge \bar{a})$$

Realisieren Sie die Schaltfunktion  $g_1(c, b, a)$  durch ausschließliche Verwendung von NAND-Gattern mit zwei Eingängen. Die Eingangsvariablen  $c, b$  und  $a$  liegen *nur* nicht-negiert vor. Wandeln Sie die Schaltfunktion entsprechend um, ohne den Booleschen Ausdruck zu vereinfachen. Zeichnen Sie das resultierende Schaltnetz.

2. Die Schaltfunktion

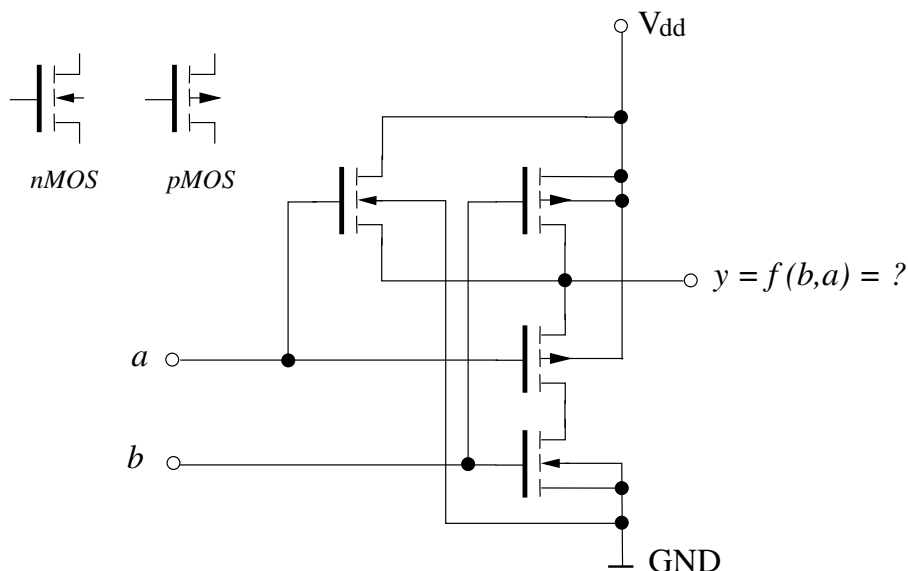
$$g_2 = \text{NOR}_3(x_1, x_2, x_3) = \overline{x_1 \vee x_2 \vee x_3}$$

soll unter ausschließlicher Verwendung von NOR-Gattern mit zwei Eingängen realisiert werden. Wandeln Sie die Schaltfunktion entsprechend um. Zeichnen Sie das Schaltbild.

### Aufgabe 3

(8 Punkte)

Gegeben sei das im Bild dargestellte Schaltnetz aus nMOS- und pMOS Transistoren. Eine zweistellige Schaltfunktion  $y = f(b, a)$  wird durch dieses Schaltnetz in *positiver Logik* realisiert, d.h. der Spannungspegel  $V_{dd}$  wird als der Wert 1 und der Spannungspegel GND als der Wert 0 definiert.



1. Stellen Sie die Funktionstabelle auf. Welche Schaltfunktion wird durch  $y = f(b, a)$  realisiert? Wie lautet die disjunktive Minimalform (DMF) der Funktion  $y$ ?
2. Die Schaltfunktion  $z = g(b, a) = a \rightarrow b$  soll durch ein CMOS-Schaltnetz realisiert werden. Nehmen Sie an, daß nur CMOS-Inverter und CMOS-Gatter mit zwei Eingängen für die Schaltfunktion NOR zur Verfügung stehen. Die Eingangsvariablen stehen lediglich bejaht zur Verfügung. Zeichnen Sie das Transistorschaltbild des resultierenden Schaltnetzes in der CMOS-Technologie.
3. Warum sind NAND-Schaltungen NOR-Schaltungen als Basiselemente in der CMOS-Technologie vorzuziehen?

#### Aufgabe 4

(6 Punkte)

1. Die Schaltfunktion

$$y = f(c, b, a) = \bar{c} \vee \bar{b} \bar{a}$$

soll in der CMOS-Technologie realisiert werden. Es stehen ein NOR-Gatter, ein NAND-Gatter, und ein Inverter-Gatter zur Verfügung. Geben Sie das Transistor-Schaltbild an.

2. Entwerfen Sie ein Gatter in CMOS-Technologie, welches die vierstellige Boolesche Funktion

$$\text{NAND}_4(d, c, b, a) = \begin{cases} 0 & \text{für } a = b = c = d = 1 \\ 1 & \text{sonst} \end{cases}$$

realisiert. Zeichnen Sie die Transistorschaltung. Dabei sei wie in Aufgabe 1  $V_{dd} := 1$  und  $\text{GND} := 0$ .

**Abgabeort:** Briefkasten im Untergeschoß im Informatikgebäude am Fasanengarten (Geb. 50.34)