



## 14. Übungsblatt

Keine Abgabe

Dr.-Ing. Tamim Asfour

Haid-und-Neu-Str. 7  
2. OG., Raum 313.1  
D-76131 Karlsruhe

Telefon: +49-721-608-7379  
Fax: +49-721-608-8270  
Email: asfour@ira.uka.de  
<http://i61www.ira.uka.de/users/asfour/TI>

### Aufgabe 1

In Bild 1 sind das Schaltnetz und das Schaltsymbol eines 1-Bit-Volladdierers dargestellt. Alle verwendeten Gatter im Schaltnetz besitzen eine Verzögerungszeit von  $1\text{ ns}$ .

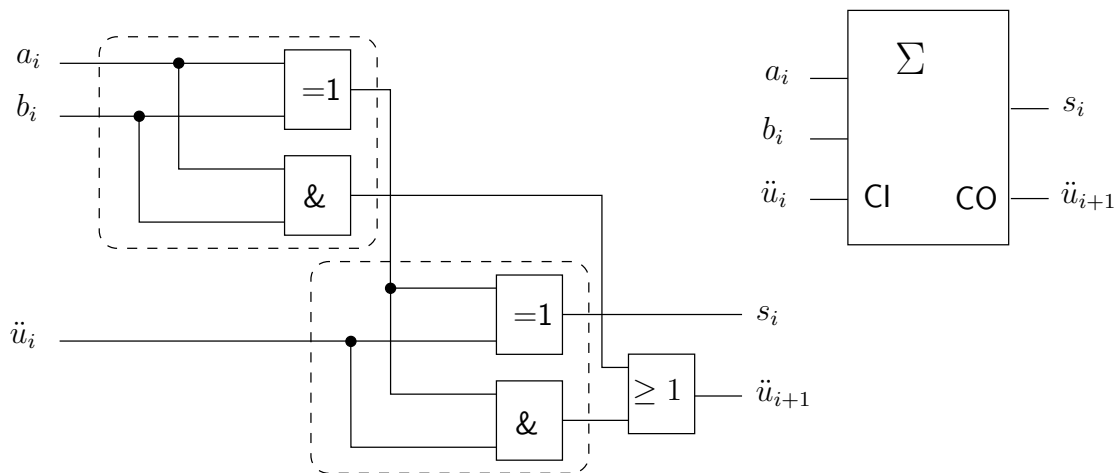


Bild 1: Schaltnetz und Schaltsymbol eines 1-Bit-Volladdierers

1. Entwerfen Sie einen 4-Bit-Volladdierer als *carry-ripple*-Addierer aus 1-Bit-Volladdierern. Verwenden Sie hierzu ausschließlich Schaltsymbole des 1-Bit-Volladdierers.
2. Die Summe ( $s_3s_2s_1s_0$ ) zweier 4-Bit Zahlen ( $b_3b_2b_1b_0$ ) und ( $a_3a_2a_1a_0$ ) soll in diesem *carry-ripple*-Addierer berechnet werden. Wie lange ist die Additionszeit?
3. Leiten Sie die Gleichungen für den Übertrag und die Summe für einen *carry-look-ahead*-Addierer aus den Gleichungen eines Volladdierers her.

### Aufgabe 2

Es soll eine arithmetisch-logische Einheit ALU in Bitscheibenstruktur entworfen werden, mit der Addition, Subtraktion, die AND-Verknüpfung und der Vergleich zweier Dualzahlen möglich ist. Eine Bitscheibe soll dabei jeweils zwei 2-Bit Dualzahlen verarbeiten können. Über zwei Steuereingänge  $s_1$  und  $s_0$  wird eine der vier Operationen ausgewählt:

$s_1$	$s_0$	Operation
0	0	Addieren: $X + Y$
0	1	Subtrahieren: $X - Y$
1	0	Vergleich von $X$ und $Y$
1	1	$X \wedge Y$

1. Entwerfen Sie eine einzelne Bitscheibe mit den Dateneingängen  $x_1, x_0, y_1, y_0$ , den Steuereingängen  $s_1, s_0$ , einem Übertragseingang  $c_{in}$  für arithmetische Operationen und zwei Übertragseingängen  $v_{in1}$  und  $v_{in0}$  für Vergleichsoperationen. Die Schaltung soll die Datenausgänge  $q_1, q_0$  und einen Übertragsausgang  $c_{out}$  für arithmetische Operationen besitzen. Für Vergleichsoperationen werden die Datenausgänge entsprechend folgender Tabelle gesetzt:

$q_1$	$q_0$	Vergleich
0	0	$X = Y$
0	1	$X > Y$
1	0	$X < Y$

Achten Sie auf die Kaskadierbarkeit der Bitscheibe, das heißt bei allen Operationen muss ein eventueller Übertrag aus anderen Bitscheiben berücksichtigt werden. Entwerfen Sie möglichst modular, und bauen Sie die Schaltung mit dem Simulationsprogramm LoKon auf. Testen Sie Ihren Entwurf auf korrekte Funktion.

2. Aus vier solcher Bitscheiben soll eine 8-Bit ALU entworfen werden. Die ALU braucht nicht kaskadierbar zu sein. Zeichnen Sie ein Blockschaltbild, aus dem hervorgeht, in welcher Art und Weise die Bitscheiben miteinander verbunden werden. Vergessen Sie nicht, die Ein- und Ausgänge der Gesamtschaltung geeignet zu beschriften.

### Aufgabe 3

In der Vorlesung TI-1 wurden Algorithmen zur Multiplikation und Division von Dualzahlen angegeben. Eine Zahl  $N = x_0x_1 \dots x_n$  ist definiert durch

$$N = \sum_{i=1}^n x_i 2^{-i}$$

$x_0$  stellt dabei das Vorzeichenbit dar.

- Multiplizieren Sie die in Vorzeichen-Betrag-Form angegebenen Zahlen:
  - $01101001 \times 11000110$
  - $10010111 \times 11100010$
- Multiplizieren Sie die in Zweierkomplement-Form angegebenen Zahlen:
  - $01101001 \times 01000110$
  - $00010111 \times 11100010$
  - $10010111 \times 01100010$
  - $10010111 \times 11100010$
- Dividieren Sie die in Zweierkomplement-Form angegebenen Zahlen:
  - $01011 \div 01101$