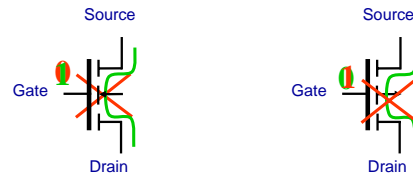


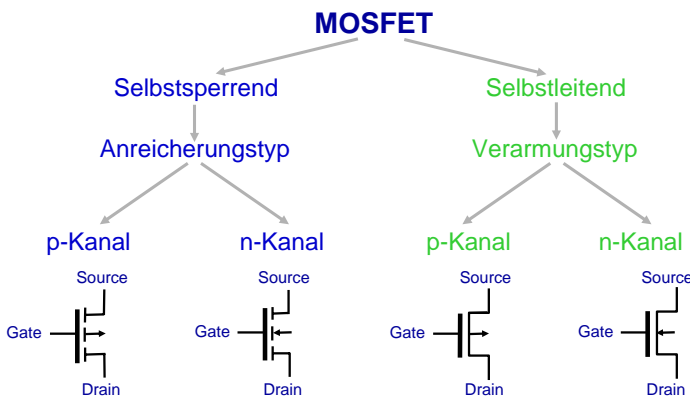
3. Übung

CMOS-Technologie

Ein (selbstsperrender) nMOS-Transistor (pMOS-Transistor) schaltet durch, wenn am Gate eine logische 1 (0) anliegt.

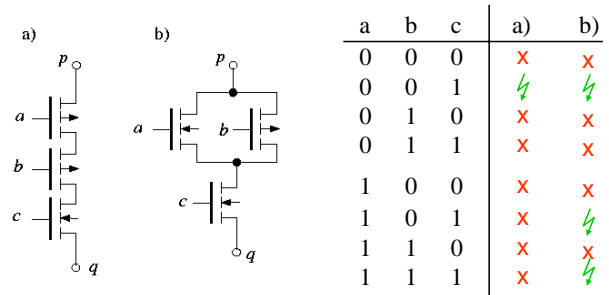


Schaltensymbole für MOSFETs



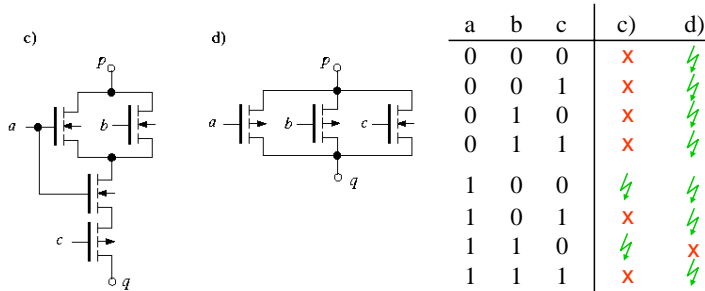
Aufgabe 1

Zeigen Sie mit Hilfe einer Wertetabelle für welche Belegungen von a, b und c das Transistor-Netzwerk einen Pfad von p nach q durchschaltet.



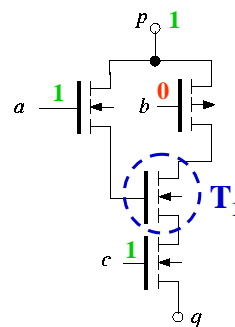
Aufgabe 1

Zeigen Sie mit Hilfe einer Wertetabelle für welche Belegungen von a, b und c das Transistor-Netzwerk einen Pfad von p nach q durchschaltet.



Aufgabe 2

Warum ist die folgende Transistorschaltung nicht als Teilnetz für die Realisierung eines Gatters in CMOS-Technologie geeignet?



Der Schaltzustand der Transistoren darf nicht vom Zustand des zu schaltenden Pfades abhängen.

Der Schaltzustand von Transistor T1 ist aber nicht unabhängig vom Pegel am Anschluss p.

Für a = 1, c = 1 und b = 0 besteht ein leitender Pfad genau dann, wenn p = 1 ist.

Schaltfähigkeiten von nMOS und pMOS

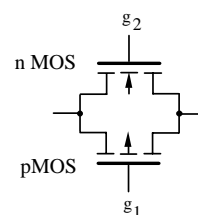
Der nMOS-Transistor kann eine logische 0 gut durchschalten und eine logische 1 schlecht durchschalten.

Guter 0-Leiter und **schlechter 1-Leiter**

Beim pMOS-Transistor sind die Verhältnisse genau umgekehrt.

Guter 1-Leiter und **schlechter 0-Leiter**

Transmission-Gate



g1	g2	Zustand
hohe Spannung	niedrige Spannung	sperrend
niedrige Spannung	hohe Spannung	leitend

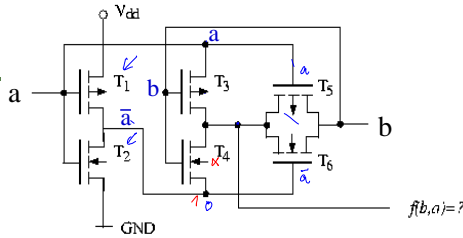
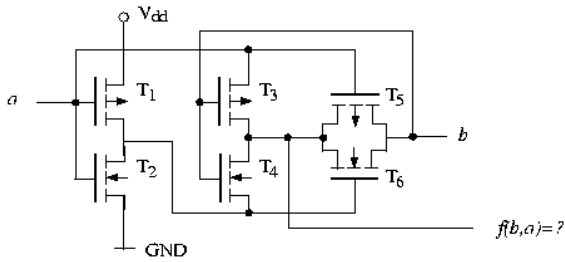
Parallelschaltung eines nMOS- und eines pMOS-Transistors. An den Gates der Transistoren müssen komplementäre Signale anliegen.

Vorteil:

Sowohl „High“- als auch „Low“-Pegel werden ideal übertragen

Aufgabe 3

Welche zweistellige Boolesche Funktion $f(a,b)$ wird durch folgende Transistorschaltung realisiert? Dabei sei der Spannungspegel V_{dd} als der Wert 1 und der Spannungspegel GND als der Wert 0 definiert.



a	b	T ₁	T ₂	T ₃	T ₄	T ₅	T ₆	f(b,a)
0	0	l	s	l	s	l	l	0
0	1	l	s	s	l	l	l	1
1	0	s	l	l	s	s	s	1
1	1	s	l	s	l	s	s	0

Aufgabe 4

Eine CMOS-Schaltung ist aus selbstsperrenden nMOS- und pMOS-Transistoren aufzubauen.

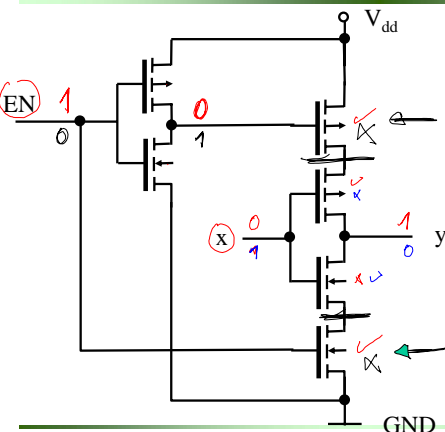
Die Schaltung soll die Schaltfunktion $f(c,b,a)$ realisiert werden.

$$y = f(c,b,a) = \overline{(a \wedge b) \vee c}$$

Es stehen nur 3 nMOS- und 3 pMOS-Transistoren zur Verfügung.

Geben Sie das Transistorschaltbild an.

Aufgabe 5



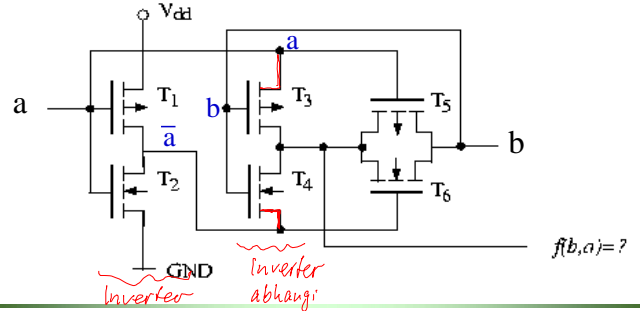
Welche Funktion hat die Schaltung?

EN	x	y
1	0	1
1	1	0
0	0	0
0	1	1

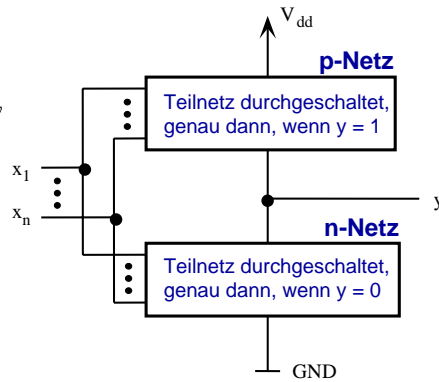
hochohmig
 $EN=1 \wedge y = \bar{x}$

Aufgabe 3

Stellen Sie dazu für jede mögliche Belegung von a und b fest, welche Transistoren durchgeschaltet sind und welcher Spannungspegel damit am Ausgang anliegt.

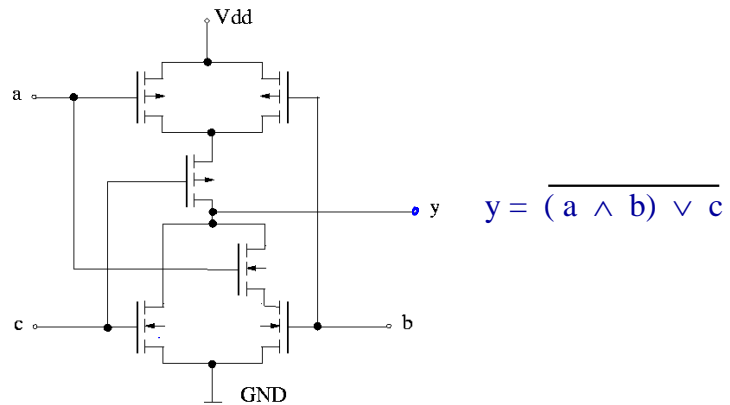


Prinzipieller Aufbau einer CMOS Schaltung für n-stellige Boolesche Funktion

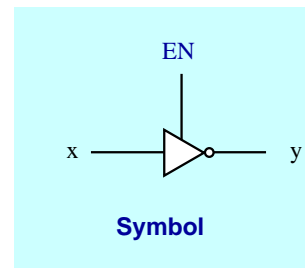
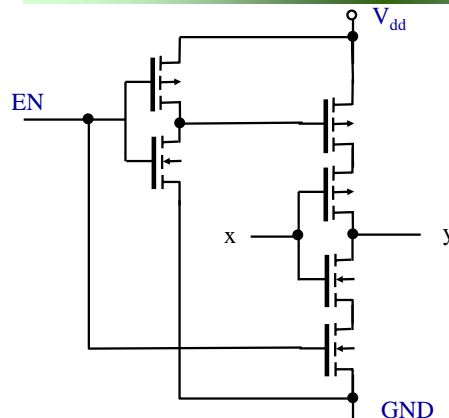


- Nicht für beliebige Boolesche Funktionen.
- Nur Disjunktionen und Konjunktionen, bei denen alle Variablen negiert vorkommen, lassen sich so realisieren
- Andere Boolesche Funktionen aus einfacheren Funktionen zusammensetzen.

AND-OR-Inverter

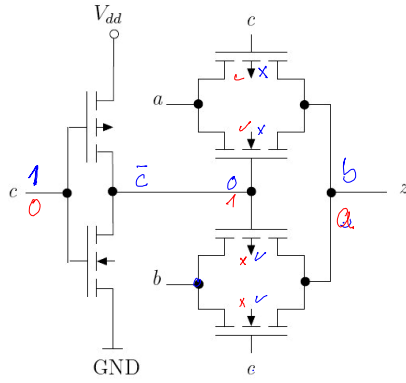


CMOS Tri-state-Inverter



Aufgabe 6

Welche Schaltfunktion z wird durch die dargestellte CMOS-Schaltung realisiert?



Schaltfunktion:

$$z(c, b, a) = \bar{c} a \vee c b$$