Wiederholung

- Normalformen: Eindeutige Darstellungsformen Boolescher Funktionen
  - Minterm, DNF
  - Maxterm, KMF
  - Shannonscher Entwicklungssatz
- Minimalformen: DMF, KMF
  - Möglichst kurze Boolesche Ausdrücke und somit geringe Realisierungskosten
- Würfelkalkül

3.1.7 NAND/NOR-Konversion

($\overline{\wedge}$)-System (NAND-System) und ($\overline{\vee}$)-System (NOR-System) sind vollständige Operatorensysteme

⇨ beliebige disjunktive und konjunktive Ausdrücke können mit NAND- und NOR-Verknüpfungen dargestellt werden.

Überführungen (vier Fälle):

1. **Fall:** Funktion in disjunktiver Form $\Rightarrow$ NAND-System
2. **Fall:** Funktion in disjunktiver Form $\Rightarrow$ NOR-System
3. **Fall:** Funktion in konjunktiver Form $\Rightarrow$ NOR-System
4. **Fall:** Funktion in konjunktiver Form $\Rightarrow$ NAND-System

NAND-Konvertierung

1. Fall: Funktion in disjunktiver Form $\Rightarrow$ NAND-System

Gegeben sei eine Funktion in disjunktiver Form.

Überführung:

1. Doppelte Negation und
2. anschließende Anwendung der DeMorgan-Gesetze

Dann erhält man einen Ausdruck, der nur noch NAND als Operator enthält.

Beispiel: 1.Fall

$$y = \bar{a}\,b\,c \vee a\,\bar{b}\,c \vee a\,b\,\bar{c} \vee \bar{a}\,\bar{b}\,\bar{c}$$

$$y = \bar{a}\,b\,c \vee a\,\bar{b}\,c \vee a\,b\,\bar{c} \vee \bar{a}\,\bar{b}\,\bar{c}$$

$$= \overline{\overline{\bar{a}\,b\,c \vee a\,\bar{b}\,c \vee a\,b\,\bar{c} \vee \bar{a}\,\bar{b}\,\bar{c}}}$$

$$= \overline{\overline{\bar{a}\,b\,c} \wedge \overline{a\,\bar{b}\,c} \wedge \overline{a\,b\,\bar{c}} \wedge \overline{\bar{a}\,\bar{b}\,\bar{c}}}$$

$$= \mathrm{NAND}_4(\mathrm{NAND}_3(\bar{a}, b, c), \mathrm{NAND}_3(a, \bar{b}, c), \mathrm{NAND}_3(a, b, \bar{c}), \mathrm{NAND}_3(\bar{a}, \bar{b}, \bar{c}))$$

Dabei ist $\mathrm{NAND}_k(x_1,\ldots,x_k)$ eine k-stellige Funktion, für die gilt:

$$\mathrm{NAND}_k(x_1,\ldots,x_k) \begin{cases} 0 \text{ für } x_1 = \ldots = x_k = 1 \\ 1 \text{ sonst} \end{cases}$$

NAND$_2$ / NAND$_3$-Funktion

Darstellung der NAND$_2$-Funktion durch den $\overline{\wedge}$ Operator:

Problem: Die Operatoren $\overline{\wedge}$ und $\overline{\vee}$ sind nicht assoziativ.

$$(x_1 \;\overline{\wedge}\; x_2) \;\overline{\wedge}\; x_3 \neq x_1 \;\overline{\wedge}\; (x_2 \;\overline{\wedge}\; x_3)$$

$$(x_1 \;\overline{\vee}\; x_2) \;\overline{\vee}\; x_3 \neq x_1 \;\overline{\vee}\; (x_2 \;\overline{\vee}\; x_3)$$

$$(x_1 \;\overline{\wedge}\; x_2) \;\overline{\wedge}\; x_3 = \overline{\overline{x_1 \wedge x_2} \wedge x_3} \neq$$

$$x_1 \;\overline{\wedge}\; (x_2 \;\overline{\wedge}\; x_3) = \overline{x_1 \wedge \overline{x_2 \wedge x_3}}$$

$= \overline{\overline{\overline{x_1 \wedge x_2}} \wedge x_3}$

$= \overline{x_1 \wedge x_2 \wedge x_3}$

$$\text{NAND3}(x1, x2, x3) = \overline{x1 \wedge x2 \wedge x3} = \overline{(x1 \;\overline{\wedge}\; x2)} \;\overline{\wedge}\; x3$$

NAND_k-Funktion

Um die NAND_k-Funktion trotzdem für $k > 2$ durch $\overline{\wedge}$-Operatoren auszudrücken, geht man wie folgt vor:

1. Die Variablen x_1 bis x_k werden durch den $\overline{\wedge}$-Operator verknüpft: $x_1 \;\overline{\wedge} \ldots \;\overline{\wedge}\; x_k$

2. Auf die linke Seite des Terms werden k-2 offene Klammern"(" und hinter jede Variable außer x_1 und x_k wird jeweils eine geschlossene Klammer ")" gesetzt:

$$(\ldots(x_1 \;\overline{\wedge}\; x_2) \ldots \;\overline{\wedge}\; x_{k-1}) \;\overline{\wedge}\; x_k$$

3. Schließlich wird jede Klammerebene negiert:

$$\overline{(\ldots\overline{(x_1 \;\overline{\wedge}\; x_2)} \ldots \;\overline{\wedge}\; x_{k-1})} \;\overline{\wedge}\; x_k$$

Überprüfung der Regel

$$\overline{(x_1 \mathbin{\bar{\wedge}} x_2)} \mathbin{\bar{\wedge}} x_3 = \overline{\overline{\overline{x_1 \wedge x_2}} \wedge x_3}$$

$$= \overline{x_1 \wedge x_2 \wedge x_3}$$

$$= \mathrm{NAND}_3(x_1, x_2, x_3)$$

$$\overline{\overline{((x_1 \mathbin{\bar{\wedge}} x_2)} \mathbin{\bar{\wedge}} x_3)} \mathbin{\bar{\wedge}} x_4 = \overline{\overline{\overline{\overline{\overline{x_1 \wedge x_2}} \wedge x_3}} \wedge x_4}$$

$$= \overline{\overline{\overline{x_1 \wedge x_2 \wedge x_3}} \wedge x_4}$$

$$= \overline{x_1 \wedge x_2 \wedge x_3 \wedge x_4}$$

$$= \mathrm{NAND}_4(x_1, x_2, x_3, x_4)$$

NOR-Konversion

2. Fall: Funktion in disjunktiver Form $\Rightarrow$ NOR-System

Gegeben: Boolesche Funktion in disjunktiver Form.

Überführung:

1. Die Funktion wird zunächst negiert.
2. Anschließend werden die Konjunktionen doppelt negiert und
3. die DeMorganschen Regeln angewendet.
4. Das Ergebnis muss dann noch negiert werden.

Beispiel: 2.Fall

$$y = \bar{a}\, b\, c \vee a\, \bar{b}\, c \vee a\, b\, \bar{c} \vee \bar{a}\, \bar{b}\, \bar{c}$$

$$\bar{y} = \overline{\bar{a}\, b\, c \vee a\, \bar{b}\, c \vee a\, b\, \bar{c} \vee \bar{a}\, \bar{b}\, \bar{c}}$$

$$= \overline{\overline{\overline{\bar{a}\, b\, c}} \vee \overline{\overline{a\, \bar{b}\, c}} \vee \overline{\overline{a\, b\, \bar{c}}} \vee \overline{\overline{\bar{a}\, \bar{b}\, \bar{c}}}}$$

$$= \overline{\overline{(a \vee \bar{b} \vee \bar{c})} \vee \overline{(\bar{a} \vee b \vee \bar{c})} \vee \overline{(\bar{a} \vee \bar{b} \vee c)} \vee \overline{(a \vee b \vee c)}}$$

$$= NOR_4(NOR_3(a, \bar{b}, \bar{c}), NOR_3(\bar{a}, b, \bar{c}), NOR_3(\bar{a}, \bar{b}, c), NOR_3(a, b, c))$$

Die Negation von $\bar{y}$ zu y erhält man mit $y = \overline{\bar{y} \vee \bar{y}}$.

$$y = \overline{\bar{y} \vee \bar{y}} = NOR_2(\bar{y}, \bar{y}) = NOR_2(\text{----"----}, \text{----"-----})$$

NOR-Funktion

Dabei ist $NOR_k(x_1,...,x_k)$ eine k-stellige Funktion, für die gilt:

$$NOR_k(x_1,...,x_k) \quad \begin{cases} 1 \text{ für } x_1 = ... = x_k = 0 \\ 0 \text{ sonst} \end{cases}$$

Die NOR_k -Funktion lässt sich ebenfalls ausschließlich mit $\overline{\vee}$ als Operator darstellen.

NOR-Konversion

3. Fall: Funktion in konjunktiver Form $\Rightarrow$ NOR-System

Gegeben: Boolesche Funktion in konjunktiver Form

Überführung:

1. Der Ausdruck wird doppelt negiert.
2. Anschließend wendet man die DeMorgan-Regeln an.

Beispiel: 3. Fall

$$y = (\bar{a} \vee b \vee c)(a \vee \bar{b} \vee c)(a \vee b \vee \bar{c})(\bar{a} \vee \bar{b} \vee \bar{c})$$

$$= \overline{\overline{(\bar{a} \vee b \vee c)(a \vee \bar{b} \vee c)(a \vee b \vee \bar{c})(\bar{a} \vee \bar{b} \vee \bar{c})}}$$

$$= \overline{\overline{(\bar{a} \vee b \vee c)} \vee \overline{(a \vee \bar{b} \vee c)} \vee \overline{(a \vee b \vee \bar{c})} \vee \overline{(\bar{a} \vee \bar{b} \vee \bar{c})}}$$

$$= \mathrm{NOR}_4(\,\mathrm{NOR}_3(\bar{a}, b, c), \mathrm{NOR}_3(a, \bar{b}, c), \mathrm{NOR}_3(a, b, \bar{c}), \mathrm{NOR}_3(\bar{a}, \bar{b}, \bar{c})\,)$$

NAND-Konversion

4. Fall: Funktion in konjunktiver Form ⇒ NAND- System

Gegeben: Boolesche Funktion in konjunktiver Form

Überführung:

1. Die Funktion wird negiert.
2. Anschließend werden die Disjunktionen doppelt negiert und
3. die DeMorgan-Regeln angewendet.
4. Das Ergebnis ist dann noch zu negieren.

Beispiel: 4.Fall

$$y = (\bar{a} \vee b \vee c)(a \vee \bar{b} \vee c)(a \vee b \vee \bar{c})(\bar{a} \vee \bar{b} \vee \bar{c})$$

$$\bar{y} = \overline{(\bar{a} \vee b \vee c)(a \vee \bar{b} \vee c)(a \vee b \vee \bar{c})(\bar{a} \vee \bar{b} \vee \bar{c})}$$

$$= \overline{\overline{\overline{(\bar{a} \vee b \vee c)}} \wedge \overline{\overline{(a \vee \bar{b} \vee c)}} \wedge \overline{\overline{(a \vee b \vee \bar{c})}} \wedge \overline{\overline{(\bar{a} \vee \bar{b} \vee \bar{c})}}}$$

$$= NAND_4(NAND_3(a, \bar{b}, \bar{c}), NAND_3(\bar{a}, b, \bar{c}), NAND_3(\bar{a}, \bar{b}, c), NAND_3(a, b, c))$$

Die Negation von $\bar{y}$ zu y erhält man auch mit $y = \overline{\bar{y} \wedge \bar{y}}$.

$$y = \overline{\bar{y} \wedge \bar{y}} = NAND_2(\bar{y}, \bar{y}) = NAND_2(\text{----''----,----''-----})$$

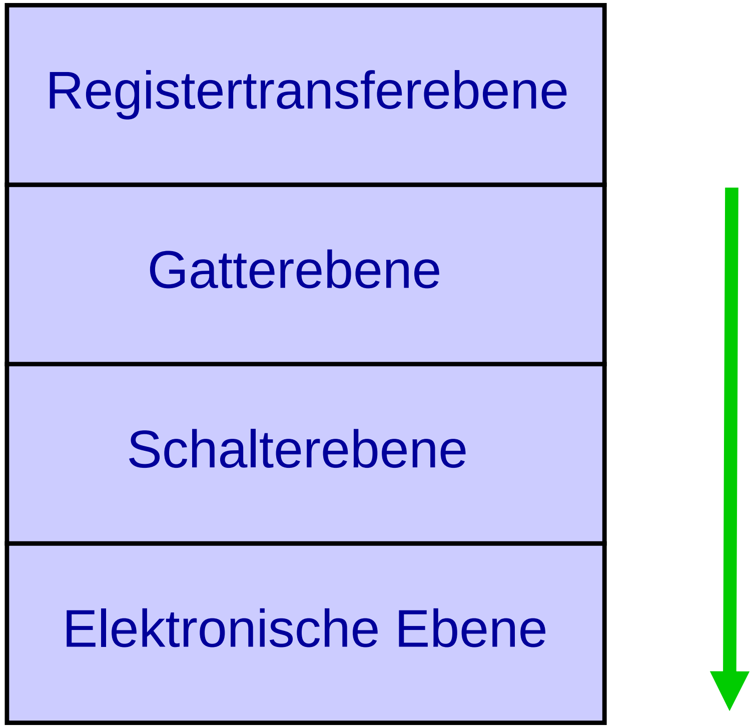
Zusammenfassung

- NAND-/NOR-Konversionen:
  - Funktion in disjunktiver Form $\Rightarrow$ NAND-System
  - Funktion in disjunktiver Form $\Rightarrow$ NOR-System
  - Funktion in konjunktiver Form $\Rightarrow$ NOR-System
  - Funktion in konjunktiver Form $\Rightarrow$ NAND-System

3.2 Realisierung von Schaltnetzen

Hierarchie:

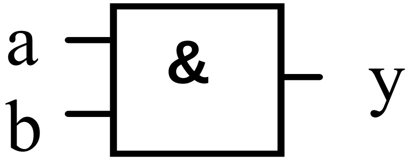
- Register-Transfer-Ebene: logische Bausteine als Grundelemente
- Gatterebene: logische Gatter: UND, ODER, NAND,...
- Schalterebene: Transistoren als Schalter,...
- Layoutebene: Transistortechnologie



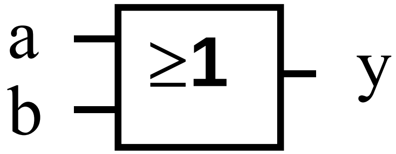
3.2.1 Gatterebene

- Abstrahierung von der internen Realisierung der Verknüpfungsbausteine
- Beschränkung auf das logische Verhalten
  - ➡ Abbildung logischer Funktionen auf Schaltungen ohne tiefergehende elektrotechnische Kenntnisse
- Verknüpfungsbausteine werden durch Schaltsymbole dargestellt.

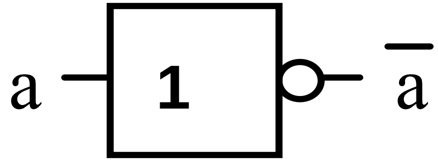
Schaltsymbole (DIN 40900 Teil 12)



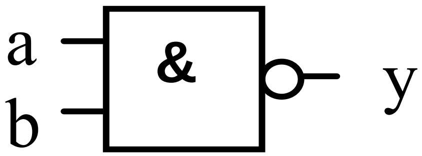
UND-Verküpfung



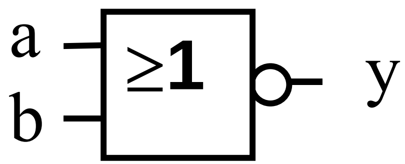
ODER-Verknüpfung



Negation



NAND-Verknüpfung



NOR-Verknüpfung

Verknüpfungsbausteine dieser Art werden **Gatter** genannt.

Bedeutung der Zeichen

& : andere Schreibweise für $\wedge$

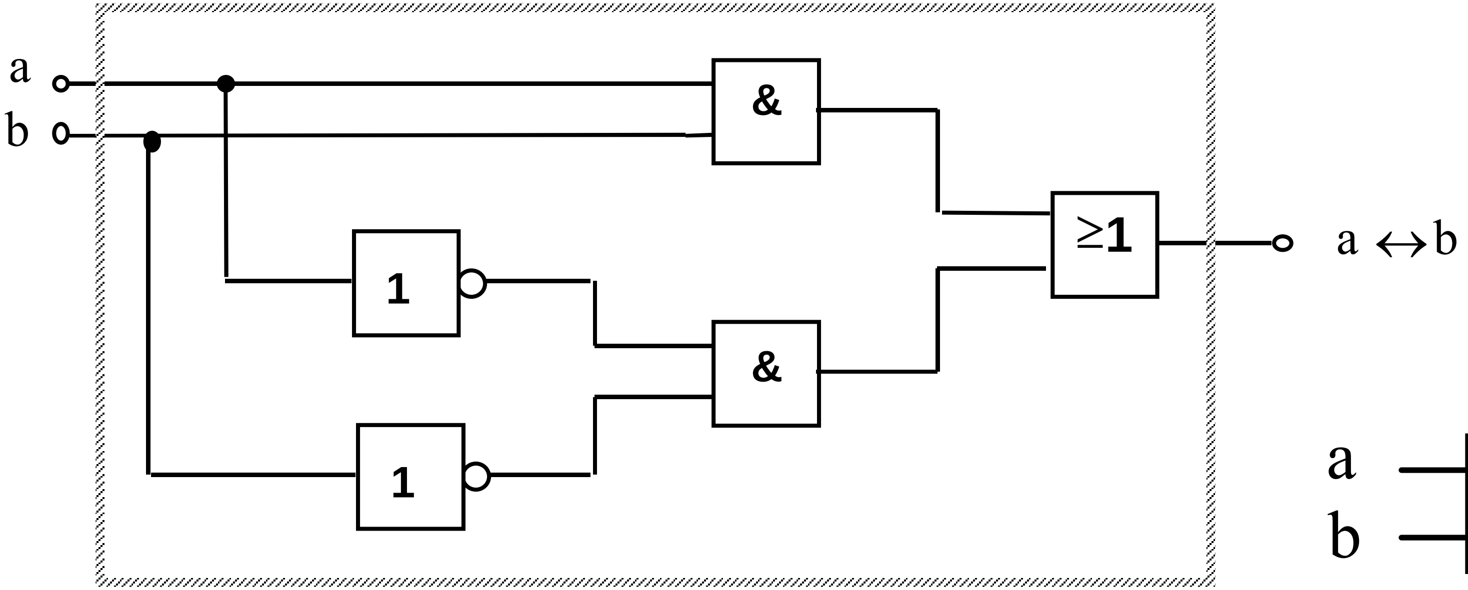
≥ 1 : der Ausgang ist genau dann 1, wenn an ≥ 1 Eingängen eine 1 liegt

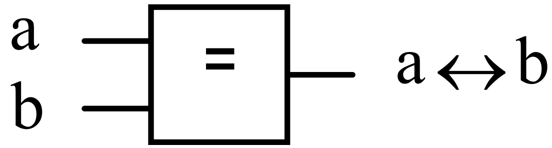
$\circ$: Negation

Weitere Symbole und Zeichen in Anhang A3 des Skripts

Äquivalenz-Gatter

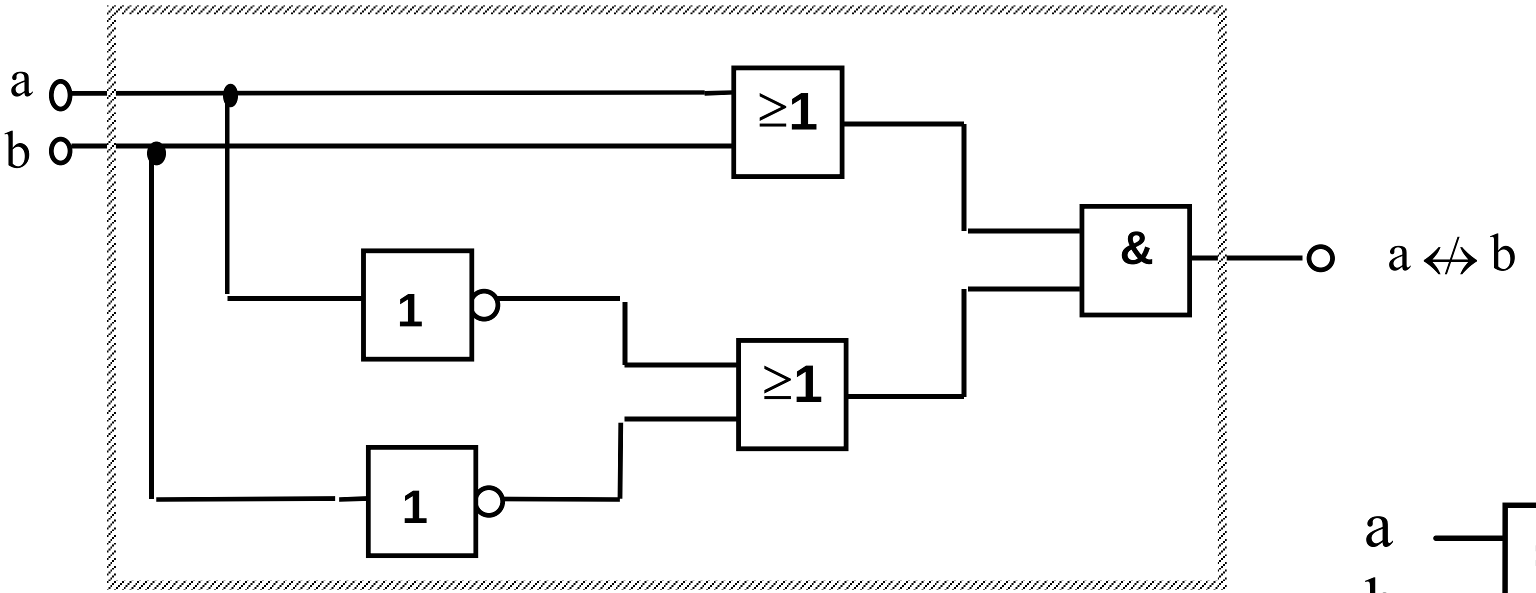
Aus einfacheren Gattern lassen sich hierarchisch komplexere Gatter aufbauen, die teilweise eigene Symbole besitzen.

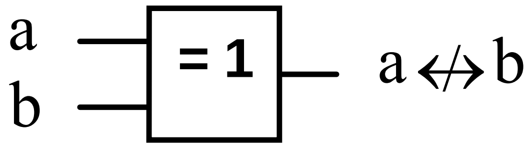




Äquivalenz als Komposition einfacherer Schaltglieder.

Antivalenz-Gatter





Antivalenz als Komposition einfacherer Schaltglieder.

Anmerkungen

- Beim praktischen Entwurf muss jedoch u.U. beachtet werden, dass reale Gatter keine idealen Verknüpfungen sind, sondern z.B. Verzögerungszeiten besitzen.

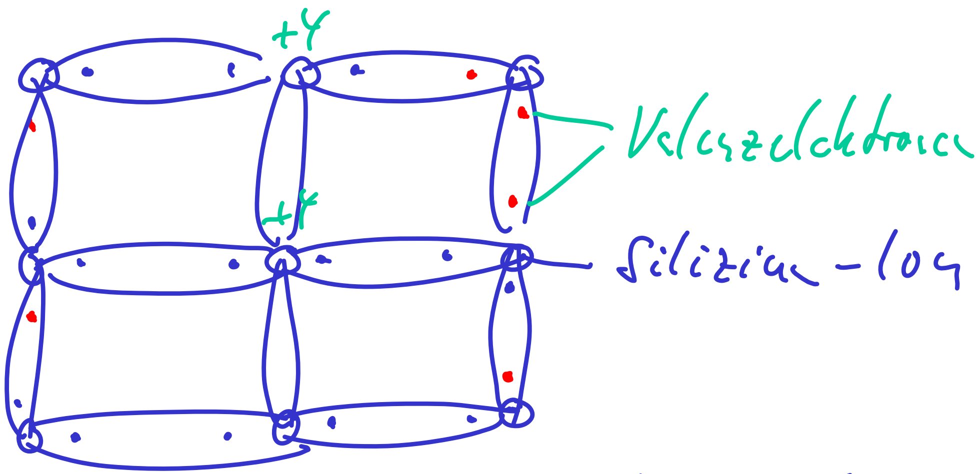
  Eine Einführung in diese Problematik wird in Abschnitt 3.4 gegeben.

Halbleiter-Grundlagen

- n-Leitung und p-Leitung
- pn-Übergang
- Diode
- Bipolartransistor
- Feldeffekt-Transistor (selbstleitend & selbstsperrend)
  - Aufbau & Herstellung
  - Funktionsprinzip, Schaltverhalten
  - Kennlinien
- Realisierung von Schaltnetzen auf der Schalterebene

Halbleiter (Silizium, Germanium) (1)

- Silizium: - Ordnungszahl 14
  - Elektronen pro Schale 2, 8, 4 $\Rightarrow$ 4 Valenzelektronen
- Oktettregel: Bindung zwischen Atomen durch Aufteilung jeweils eines Valenzelektrons mit einem der vier nächsten Nachbarn

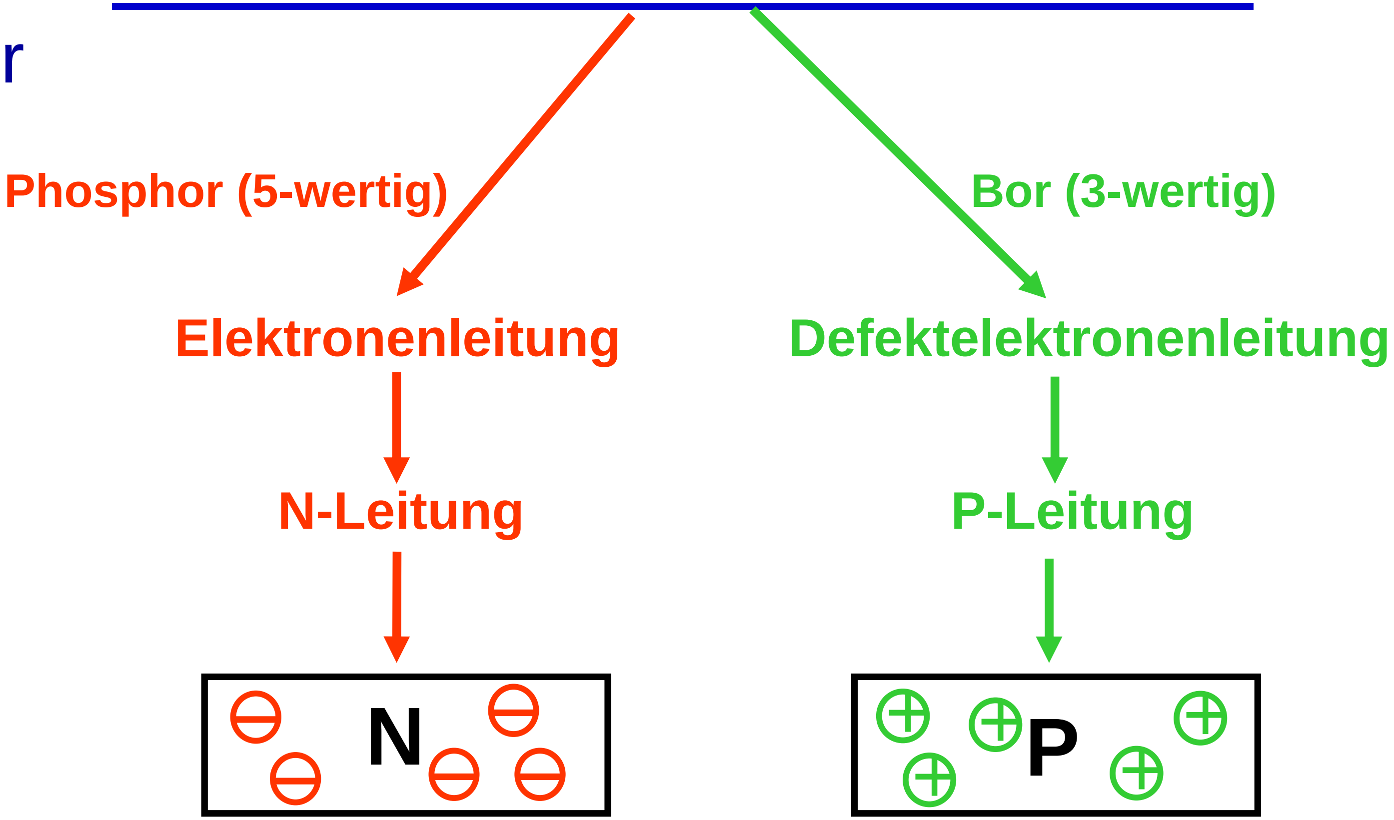


- Bei niedrigen Temperaturen $\rightarrow$ keine freien Elektronen (Ladungsträger)
- Bei höheren Temperaturen $\rightarrow$ Aufbrechen von Bindungen
  $\hookrightarrow$ Schlechter Leiter!

Halbleiter (Silizium, Germanium) (2)

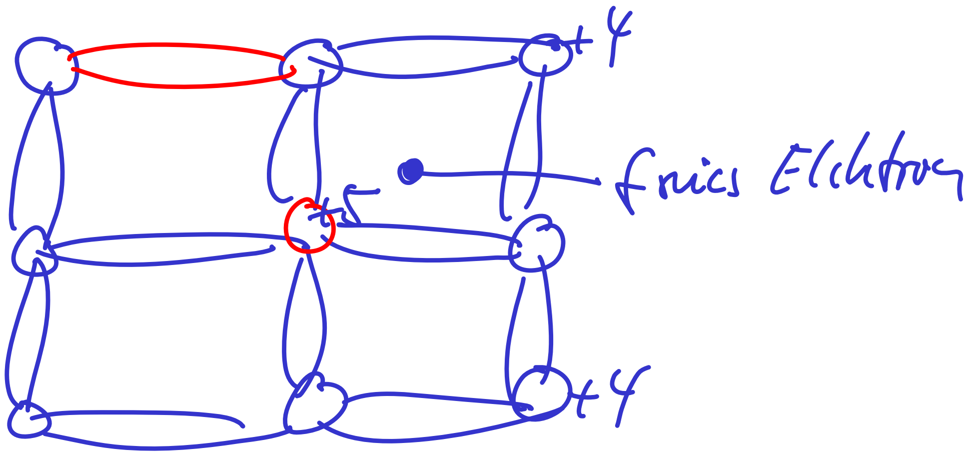
Verschieden Ursachen für Leitfähigkeit:

- **Eigenleitung** durch Zufuhr von Energie (Wärme, Licht)
- Leitung durch **Einbau bestimmter Fremdatome** in das Kristallgitter

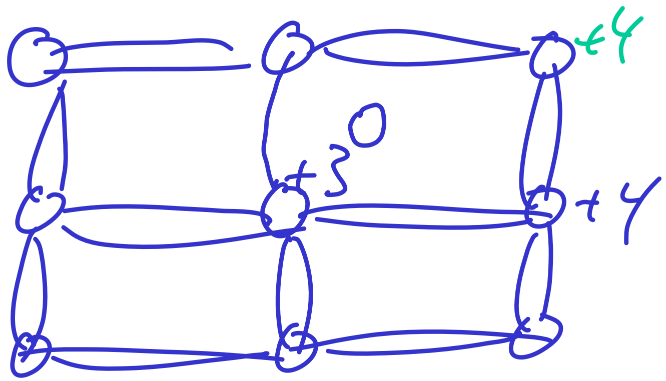


Halbleiter (Silizium, Germanium) (3)

- Dotierung mit 5-wertigen Fremdatomen (Phosphor, Arsen, Antimon)



- Dotierung mit 3-wertigen Fremdatomen (Bor, Indium, Gallium, Alu.)



(Positives) Loch akzeptiert Elektronen

↓

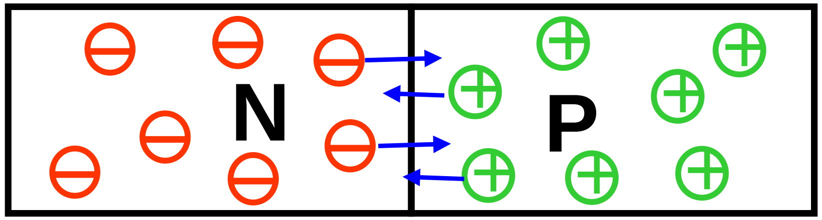
Positiver Ladungsträger!

pn-Übergang

Wie verhalten sich Ladungsträger im Grenzgebiet?

Ursprünglich herrscht eine Ladungsneutralität in jedem Kristall

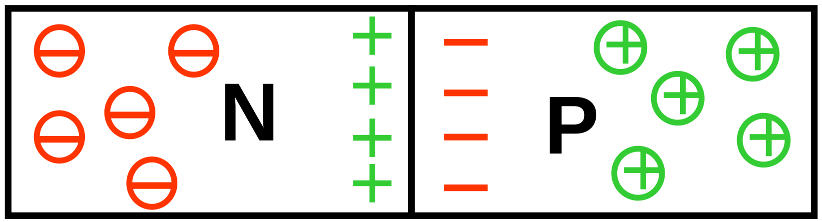
Bei einer Verbindung der Kristalle setzt sich eine Diffusion der Ladungsträger in das Nachbargebiet ein.



pn-Übergang

Dort findet sich eine Rekombination (Ladungsneutralisierung) mit den gegenpoligen Ladungsträger statt.

Im ursprünglichen Kristall verbleiben ortsfeste Raumladungen, die eine Diffusionsspannung bewirken, welche eine weitere Diffusion verhindert.



Physikalischer Effekt:

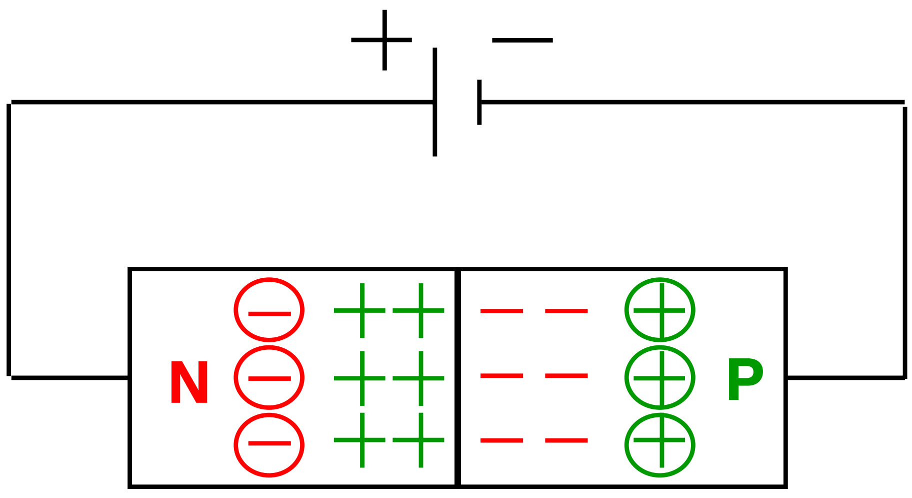
Grenzschicht wird zur Sperrschicht

Ist der Widerstand der Sperrschicht steuerbar?

Experiment:

Wir legen eine Spannung an beide Kristalle und prüfen die Leitfähigkeit bei unterschiedlicher Polung.

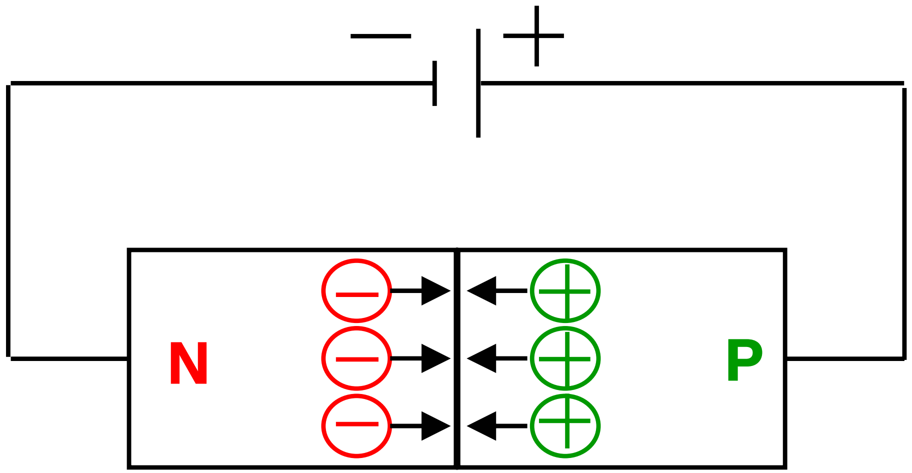
1. Fall:



Sperrschicht wird breiter

Ist der Widerstand der Sperrschicht steuerbar?

2. Fall:



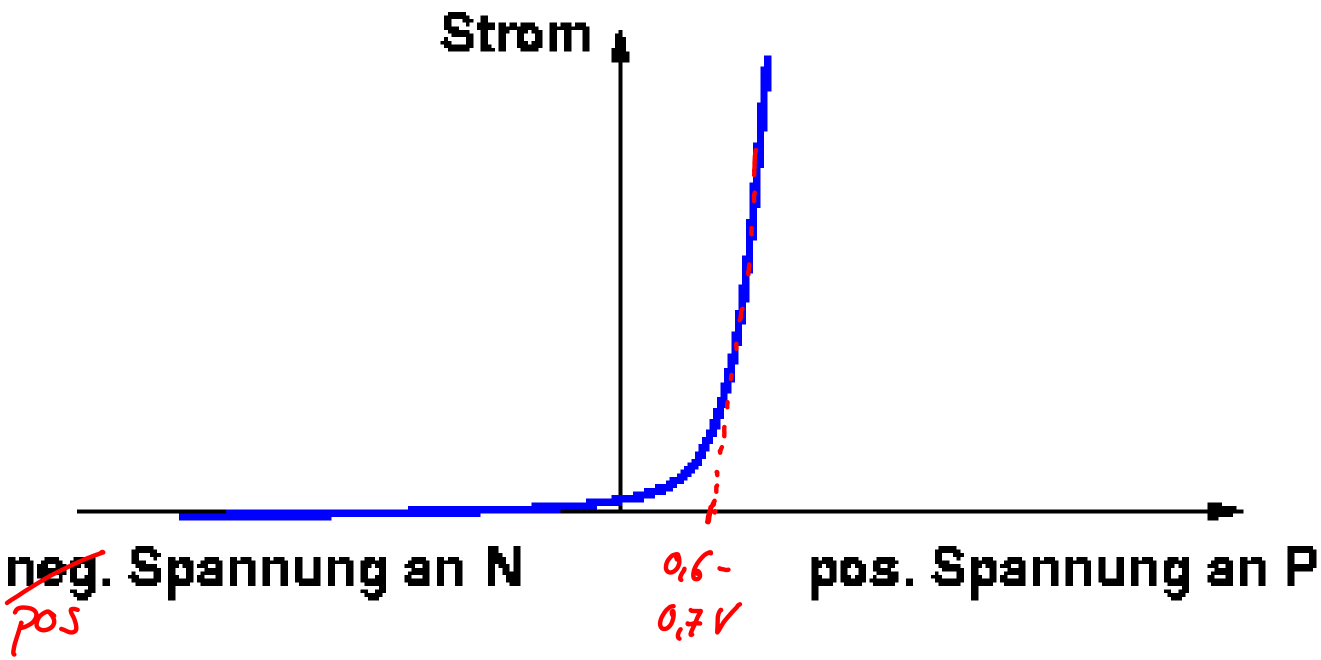
Diode:
1N 4001

Sperrschicht wird mit Ladungsträgern angereichert. Sie wird gut leitend.

Wir erkennen:

Die Anordnung verhält sich wie ein elektrisches Ventil

Dioden-Kennlinie

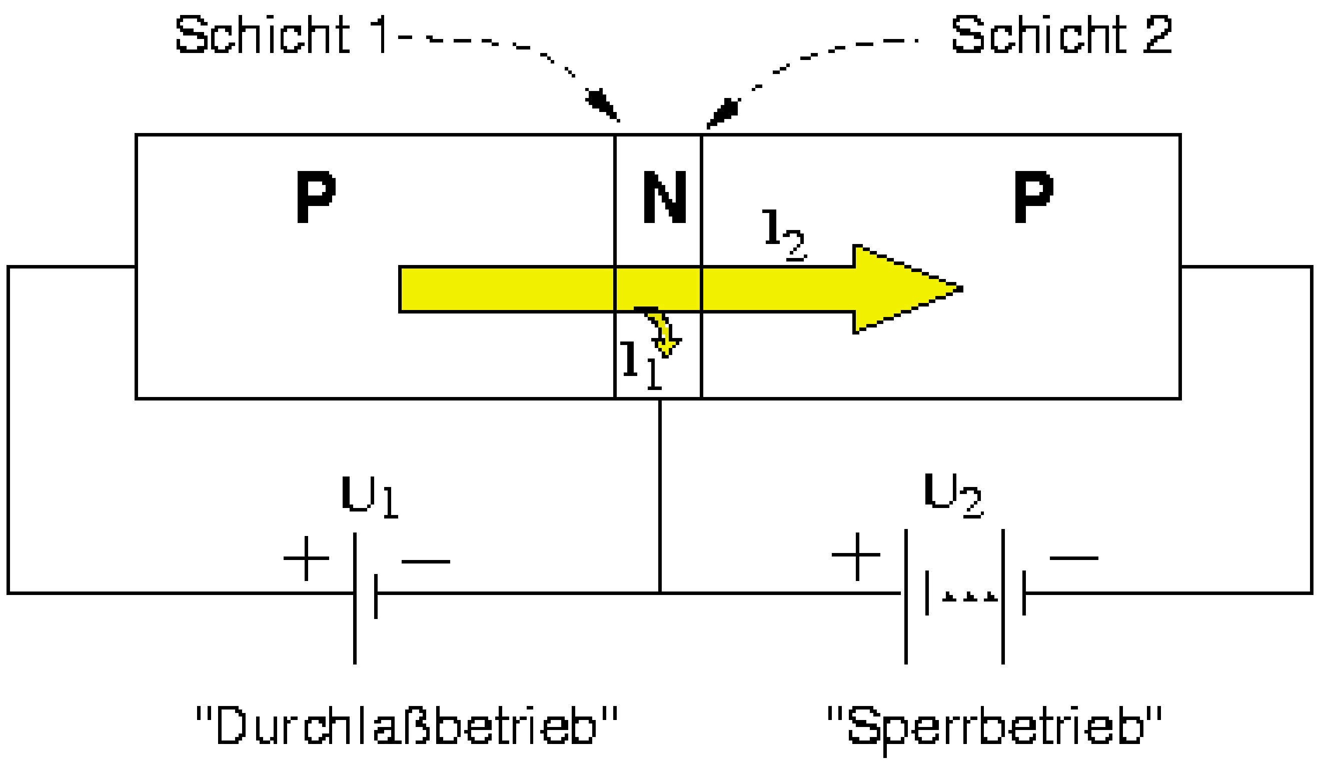


Die Anordnung zeigt ein Schaltverhalten. Sie ist damit prinzipiell geeignet zur Realisierung logischer Funktionen.

Wie kann man daraus ein steuerbares technisches Bauelement machen?

Experiment:

pnp und npn untersuchen, wobei das mittlere Gebiet besonders dünn sein soll.



Wie kann man daraus ein steuerbares technisches Bauelement machen?

Verhalten:

Über die Schicht 1 wird das schmale N-Gebiet mit Ladungsträgern überschwemmt.

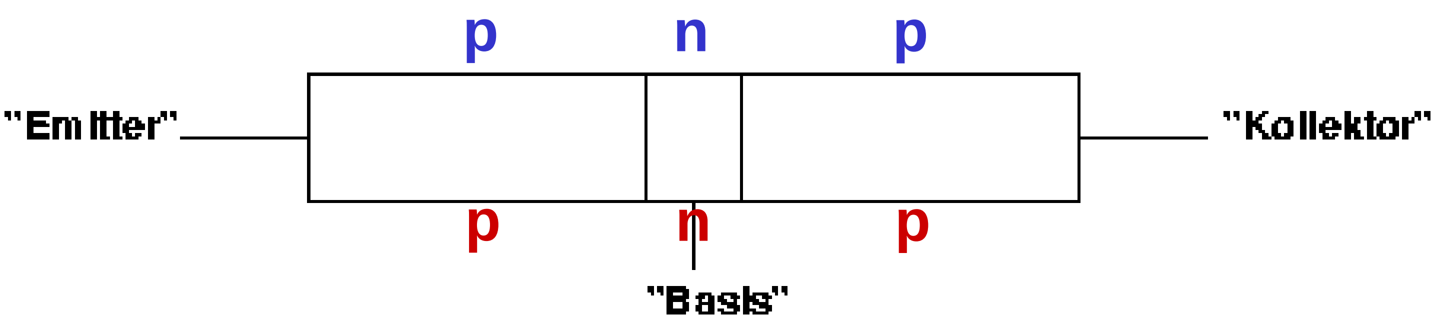
Sie gelangen bis zur Schicht 2 und verändern deren Leitfähigkeit

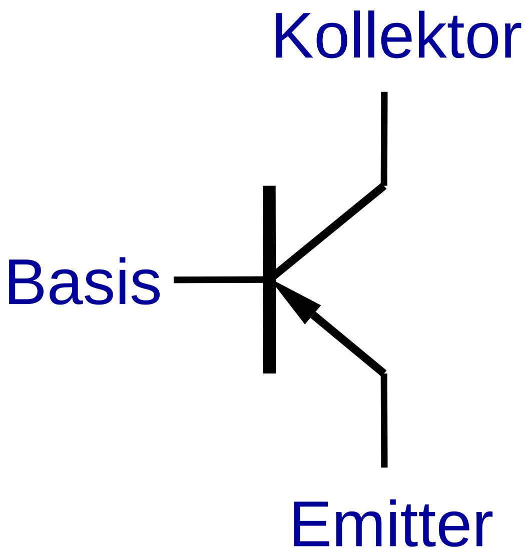
Resultat:

I_2 wird durch I_1 gesteuert

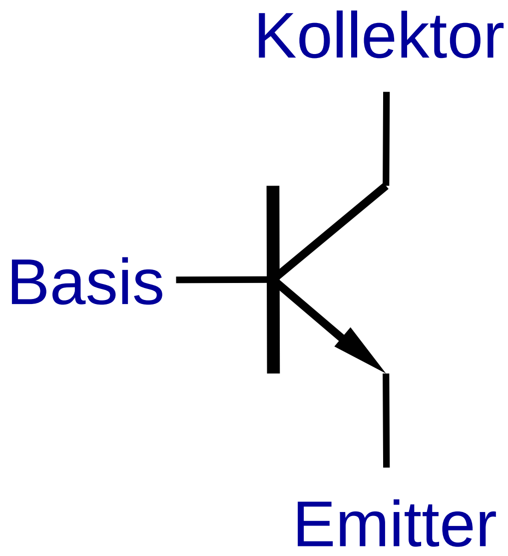
$I_2 >> I_1 \Rightarrow$ Verstärkungseffekt bei $U_2 >> U_1$

Bipolar-Transistoren





pnp-Transistor

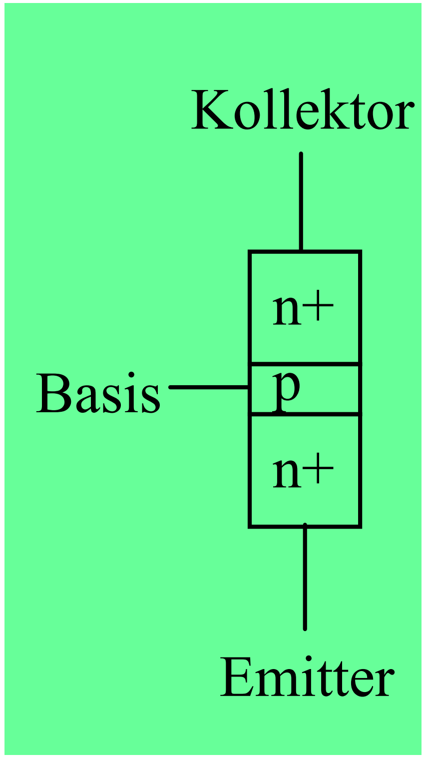


npn-Transistor

Funktion: npn-Transistor

p : p-Diffusionsschicht (positive Ladungsträger)

n+ : starke n-Diffusionsschicht (negative Ladungsträger)



- Legt man eine Spannung zwischen Kollektor (+) und Emitter (-) an.
  - ➡ der np-Übergang zwischen Kollektor und Basis sperrt und fließt zunächst kein Strom.
- Legt man jedoch zusätzlich eine kleine Spannung (+) an die Basis, so dass ein schwacher Strom zwischen Basis und Emitter fließt
  - ➡ n-Ladungsträger gelangen aus dem Emitter in die Basis. Diese erlauben nun einen Stromfluss vom Kollektor durch die (schmale) Basis zum Emitter.

Funktion: npn-Transistor

- abhängig von einem kleinen Basisstrom kann ein großer Kollektorstrom gesteuert werden

- **Einsatz des Bipolartransistors als Schalter oder Verstärker**

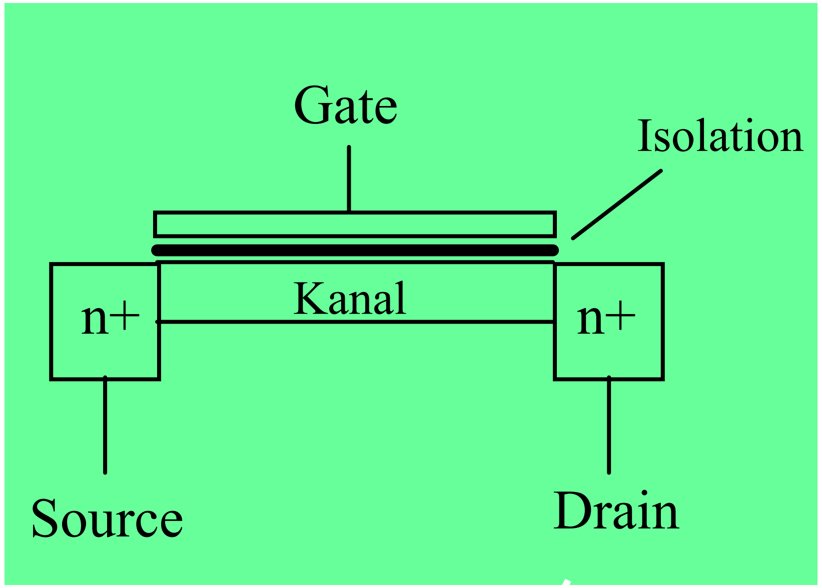
MOSFET

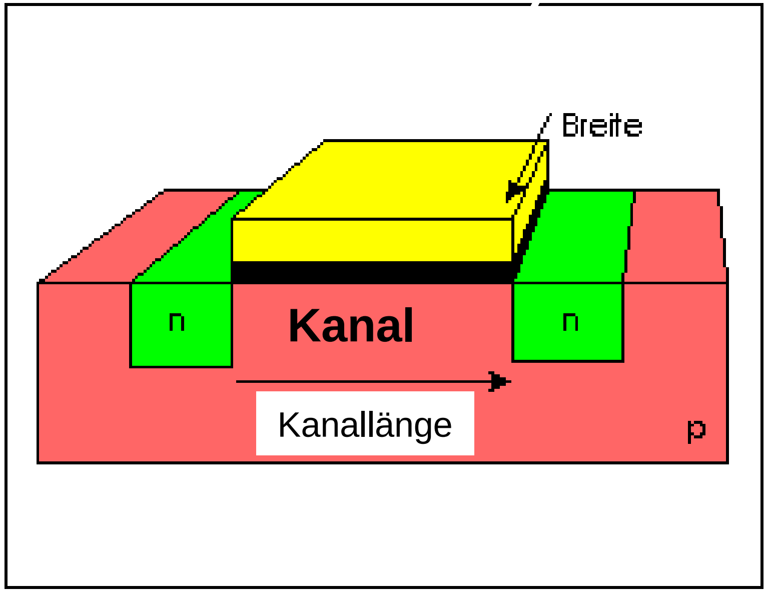
MOSFET:

Metal **O**xid **S**emiconductor

Field **E**ffect **T**ransistor

MOSFET (1)





- MOS Transistor arbeitet zur Steuerung der Strecke zwischen Source und Drain allein mit elektrischen Feldern (kein Stromfluss am Gate)
- Je nach Spannung am Gate und dem daraus resultierenden Feld im Kanal können Ladungsträger den Kanal passieren oder nicht.

  ➡ **MOS Transistor als Schalter**

- pMOS-Transistor: entgegengesetzte Dotierungen

Zur Erinnerung

SIA Roadmap (Prognose 2000/2001)

Year	Unit	1993	1995	1999	2001	2003	2005	2008	2011	2014	2016
Feature Size	*microns/**nm***	0.50	0.35	**180**	**130**	**100**	**80**	**70**	**50**	**34**	**22**
Internal Clock (high performance)	*Mhz/**Ghz***	200	300	750	**1.68**	**2.31**	**5.17**	**6.74**	**11.5**	**19.3**	**28.7**
Logic transistors	*million/cm²*	2	4	6.6	13	24	44	109	269	664	
Microprocessor	*million transistors/chip*	5.2	12	23.8	47.6	95.2	190	539	1523	4308	
DRAM size	*Mbit/**Gbit***	16	64	256	512	**1**	**2**	**6**	**16**	**48**	
SRAM size	*Mbit/**Gbit***	1	4	16	64	256					
Voltage	V_{dd}	5	3.3	2.5	1.2	1.0	0.9	0.7	0.6	0.5	0.4

SIA: Semiconductor Industry Association
http://www.sematech.org

MOSFET (2)

Je nach Dotierung der Kanalzone können MOS-Transistoren hergestellt werden, die im Ruhezustand (keine Gate-Spannung) sperren (selbstsperrender MOS-Transistor) oder leiten (selbstleitender MOS-Transistor).

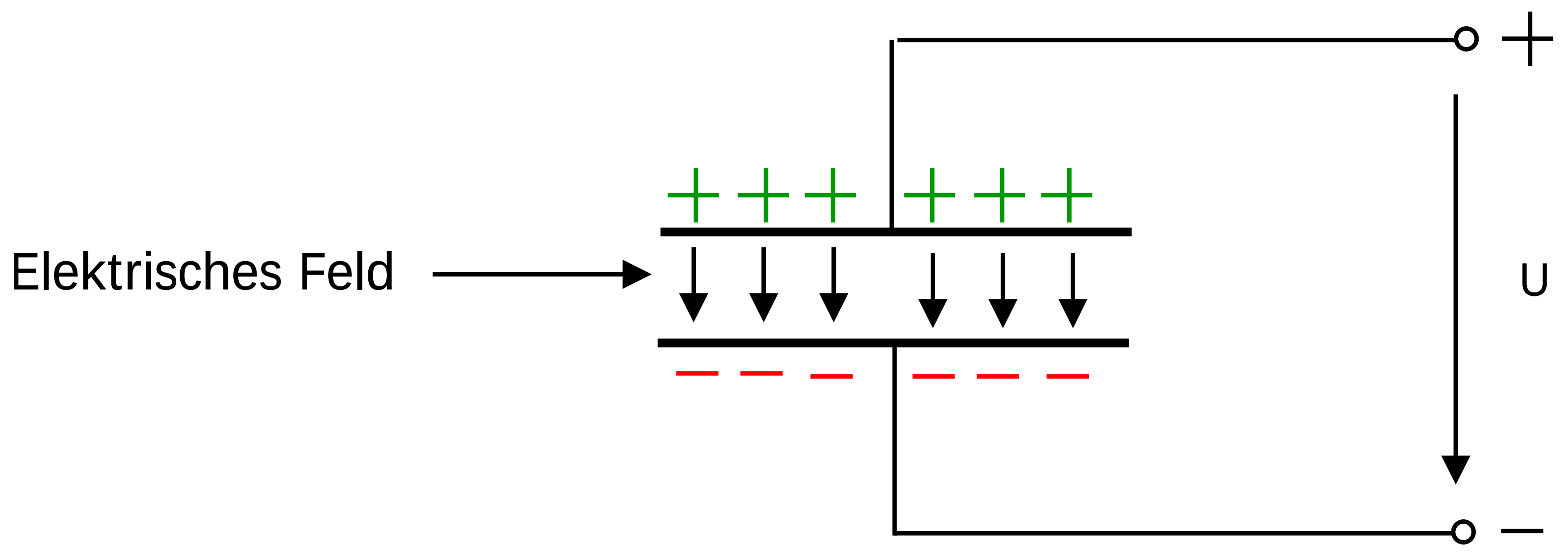
- selbstsperrender MOS-Transistoren
- selbstleitender MOS-Transistoren

➡ **Schalter mit Ruhe- oder Arbeitskontakt**

Selbstsperrende n-Kanal-MOSFETs

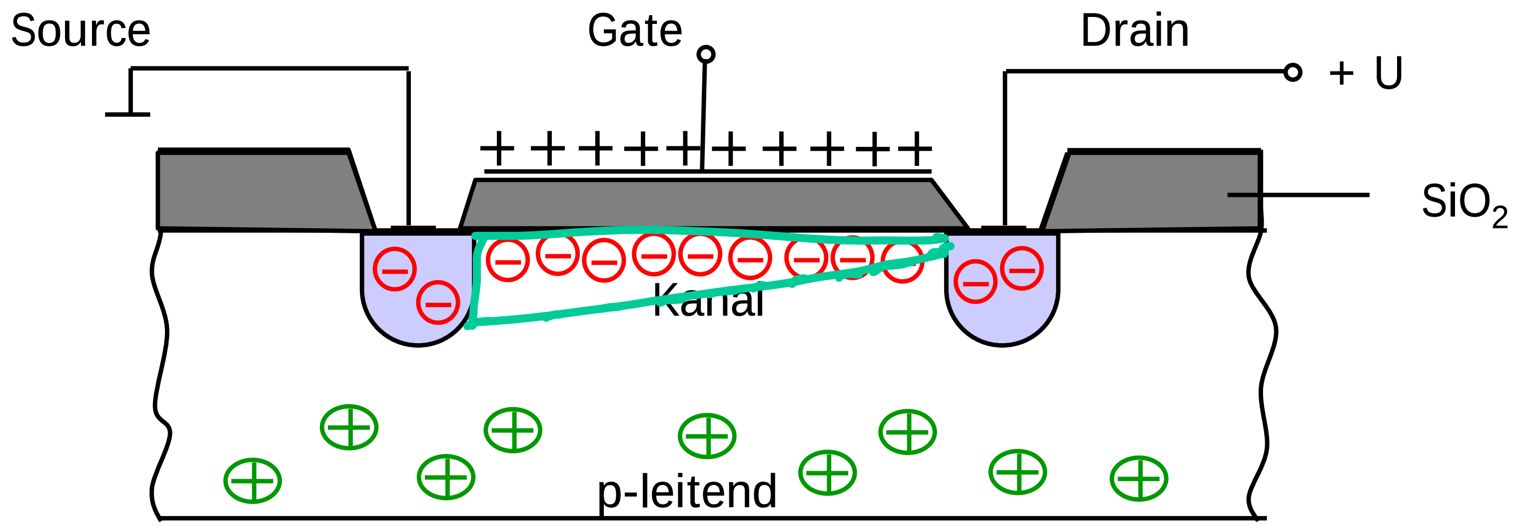
Aufbau basiert darauf, dass man auf dem Wafer bestimmte Änderungen der Leitfähigkeit vornimmt.

Man nutzt das Kondensatorverhalten des Gates (G)



Selbstsperrende n-MOS-MOSFETs

Spannung $\mathbf{U_{GS}}$ zwischen Gate und Source hat folgende Wirkung:



- $\mathbf{U_{GS} = +U}$

  Positive Ladungsträger auf der Gate-Elektrode, die negative Ladungsträger unter der Isolationsschicht induzieren.

Selbstsperrende n-MOS-MOSFETs

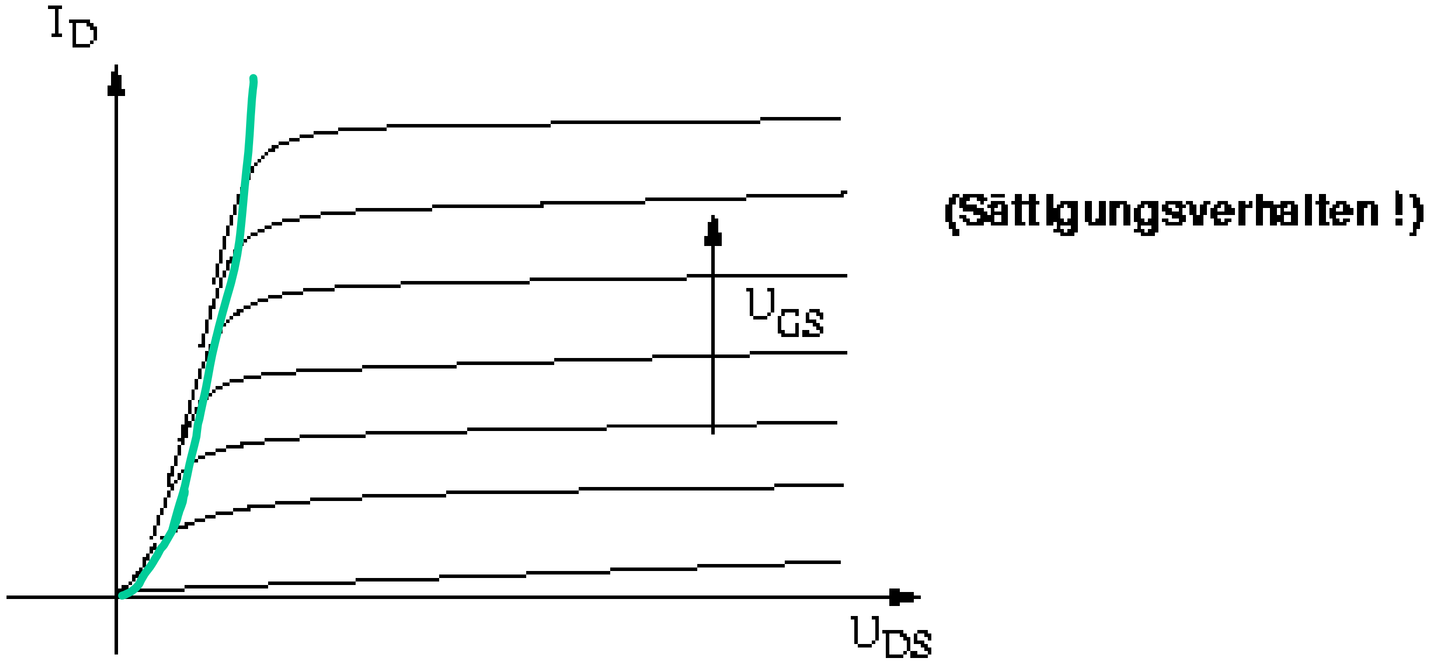
Kanal wird mit **negativen** Ladungsträgern angereichert und wird **leitend**.

n-Kanal, da die beweglichen Ladungsträger im Kanal die Elektroden sind

- **U_{GS} = 0**

  Der Kanal sperrt $\Rightarrow$ „selbstsperrend“

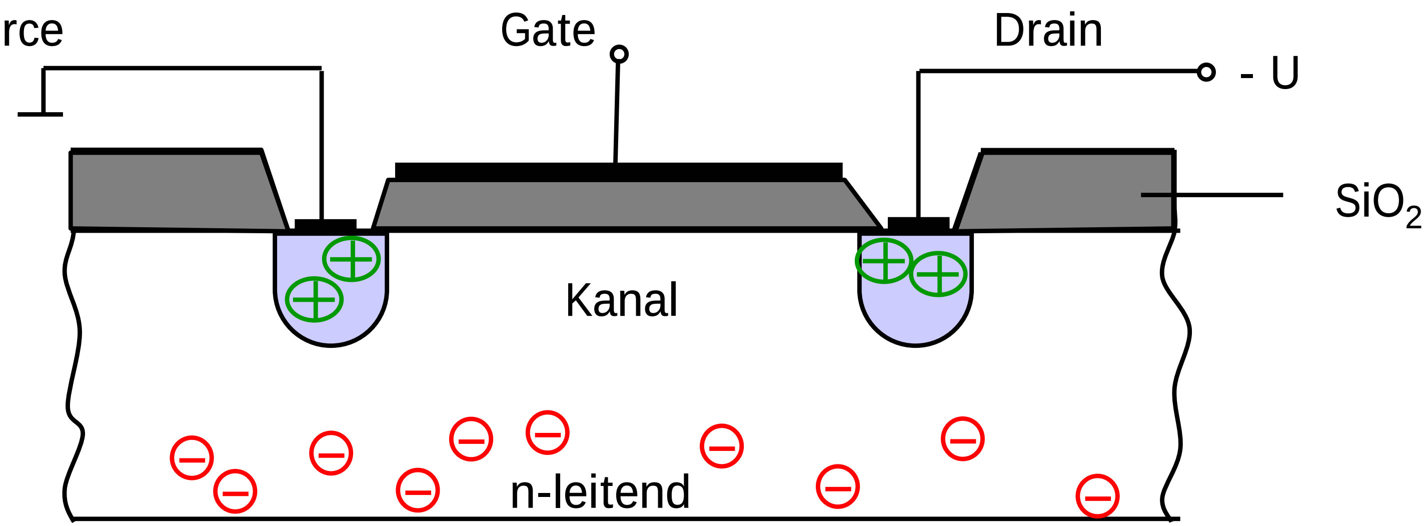
Kennlinienfeld eines selbstsperrenden n-Kanal-MOSFET



I_D ist der Strom, der durch den Kanal fließt (Drainstrom)

U_{DS} ist die Spannung zwischen Drain und Source

Selbstsperrende p-Kanal-MOSFETs



Wirkung:

- **U_{GS} = 0**

  Kanal sperrt „selbstsperrend“

- **U_{GS} = - U**

  Kanal wird mit positiven Ladungsträgern angereichert.
  Kanal wird leitend. Man spricht von einem „**p-Kanal**“

Kennlinienfeld